

A S - 5 2 5 0

(P h o t o M O S)

セットアップ・マニュアル

1998年10月27日

第 1 . 0 1 版

山下システムズ株式会社

大阪エム・アイ・エス株式会社

第1章 はじめに

この資料はAS - 5250 (PhotoMOS)の使い方を説明するものです。
使用に先立ちカード上のジャンパ設定を正しく行なう必要があります。

1・1 概要

AS - 5250は、外部回路との間で電氣的絶縁を必要とする入出力信号に対して、
80チャンネルの出力を持ったフォトカプラ結合型インタフェースボードです。

出力ポートとしてフォトMOSリレー（NEC製PS7113 - 2A もしくは同等
品）を使用しておりオープンドレインで出力されています。出力FETの一端は1ポ
ートごとにまとめられています。

また、フォトMOSリレーの替わりにフォトカプラを使用したローコストタイプも準
備されています。詳細は山下システムズまでお問い合わせ下さい。

1・2 特徴

10ポート 80チャンネルの電氣的に絶縁された出力

出力はフォトMOSリレーで、標準では200mA 48V

各ポート毎に信号線がまとめられておりポートごとに絶縁が可能

+5V単一電源（絶縁側を除く）

ISAバス コンパチブル

1・3 仕様

語長

データ8ビット

入出力アドレス 16ビット(10ビットデコードにも対応)

出力チャンネル数 80チャンネル(8ビット 10ポート)

出力定格 フォトMOSリレー出力

48V/200mA(なお、コネクタの接点容量の関係で

1ポートあたり合計1Aまで)

バス規格 ISA 8ビット

バスクロック

8MHzまで対応

動作電源

+5V ±5% 1.0A最大(但し、外部電源側は含まず)

動作温度範囲

0~+60(但し、結露せぬこと)

カード寸法

横寸法 185mm

縦寸法 122mm

ISAバス 1スロットを占有

ISAバスエッジコネクタ

62ピン+34ピン 両サイド 2.54mmピッチ

パラレル出力コネクタ

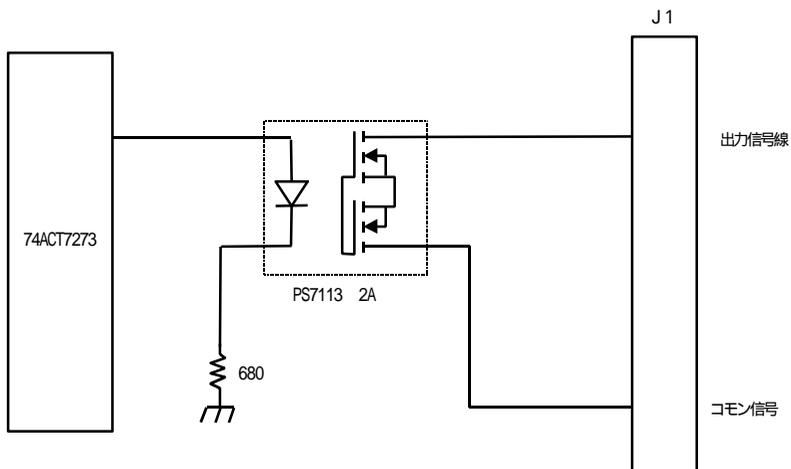
100ピン 2列 MDRタイプコネクタ

(3M社 102A0-5202JL)

適合ケーブル側コネクタ 3M社 101A0-6000EL

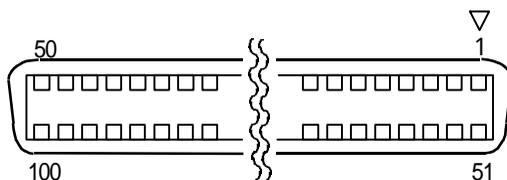
シェル 3M社 103A0-A200-00

図1 フォトMOSリレー



J 1 出力コネクタ

No	信号名	No	信号名	No	信号名	No	信号名
1	ホ [°] -トA ビ [˘] ット0	26	ホ [°] -トF ビ [˘] ット0	51	ホ [°] -トA ビ [˘] ット1	76	ホ [°] -トF ビ [˘] ット1
2	ホ [°] -トA ビ [˘] ット2	27	ホ [°] -トF ビ [˘] ット2	52	ホ [°] -トA ビ [˘] ット3	77	ホ [°] -トF ビ [˘] ット3
3	ホ [°] -トA ビ [˘] ット4	28	ホ [°] -トF ビ [˘] ット4	53	ホ [°] -トA ビ [˘] ット5	78	ホ [°] -トF ビ [˘] ット5
4	ホ [°] -トA ビ [˘] ット6	29	ホ [°] -トF ビ [˘] ット6	54	ホ [°] -トA ビ [˘] ット7	79	ホ [°] -トF ビ [˘] ット7
5	ホ [°] -トA コヱ	30	ホ [°] -トF コヱ	55	ホ [°] -トA コヱ	80	ホ [°] -トF コヱ
6	ホ [°] -トB ビ [˘] ット0	31	ホ [°] -トG ビ [˘] ット0	56	ホ [°] -トB ビ [˘] ット1	81	ホ [°] -トG ビ [˘] ット1
7	ホ [°] -トB ビ [˘] ット2	32	ホ [°] -トG ビ [˘] ット2	57	ホ [°] -トB ビ [˘] ット3	82	ホ [°] -トG ビ [˘] ット3
8	ホ [°] -トB ビ [˘] ット4	33	ホ [°] -トG ビ [˘] ット4	58	ホ [°] -トB ビ [˘] ット5	83	ホ [°] -トG ビ [˘] ット5
9	ホ [°] -トB ビ [˘] ット6	34	ホ [°] -トG ビ [˘] ット6	59	ホ [°] -トB ビ [˘] ット7	84	ホ [°] -トG ビ [˘] ット7
10	ホ [°] -トB コヱ	35	ホ [°] -トG コヱ	60	ホ [°] -トB コヱ	85	ホ [°] -トG コヱ
11	ホ [°] -トC ビ [˘] ット0	36	ホ [°] -トH ビ [˘] ット0	61	ホ [°] -トC ビ [˘] ット1	86	ホ [°] -トH ビ [˘] ット1
12	ホ [°] -トC ビ [˘] ット2	37	ホ [°] -トH ビ [˘] ット2	62	ホ [°] -トC ビ [˘] ット3	87	ホ [°] -トH ビ [˘] ット3
13	ホ [°] -トC ビ [˘] ット4	38	ホ [°] -トH ビ [˘] ット4	63	ホ [°] -トC ビ [˘] ット5	88	ホ [°] -トH ビ [˘] ット5
14	ホ [°] -トC ビ [˘] ット6	39	ホ [°] -トH ビ [˘] ット6	64	ホ [°] -トC ビ [˘] ット7	89	ホ [°] -トH ビ [˘] ット7
15	ホ [°] -トC コヱ	40	ホ [°] -トH コヱ	65	ホ [°] -トC コヱ	90	ホ [°] -トH コヱ
16	ホ [°] -トD ビ [˘] ット0	41	ホ [°] -トI ビ [˘] ット0	66	ホ [°] -トD ビ [˘] ット1	91	ホ [°] -トI ビ [˘] ット1
17	ホ [°] -トD ビ [˘] ット2	42	ホ [°] -トI ビ [˘] ット2	67	ホ [°] -トD ビ [˘] ット3	92	ホ [°] -トI ビ [˘] ット3
18	ホ [°] -トD ビ [˘] ット4	43	ホ [°] -トI ビ [˘] ット4	68	ホ [°] -トD ビ [˘] ット5	93	ホ [°] -トI ビ [˘] ット5
19	ホ [°] -トD ビ [˘] ット6	44	ホ [°] -トI ビ [˘] ット6	69	ホ [°] -トD ビ [˘] ット7	94	ホ [°] -トI ビ [˘] ット7
20	ホ [°] -トD コヱ	45	ホ [°] -トI コヱ	70	ホ [°] -トD コヱ	95	ホ [°] -トI コヱ
21	ホ [°] -トE ビ [˘] ット0	46	ホ [°] -トJ ビ [˘] ット0	71	ホ [°] -トE ビ [˘] ット1	96	ホ [°] -トJ ビ [˘] ット1
22	ホ [°] -トE ビ [˘] ット2	47	ホ [°] -トJ ビ [˘] ット2	72	ホ [°] -トE ビ [˘] ット3	97	ホ [°] -トJ ビ [˘] ット3
23	ホ [°] -トE ビ [˘] ット4	48	ホ [°] -トJ ビ [˘] ット4	73	ホ [°] -トE ビ [˘] ット5	98	ホ [°] -トJ ビ [˘] ット5
24	ホ [°] -トE ビ [˘] ット6	49	ホ [°] -トJ ビ [˘] ット6	74	ホ [°] -トE ビ [˘] ット7	99	ホ [°] -トJ ビ [˘] ット7
25	ホ [°] -トE コヱ	50	ホ [°] -トJ コヱ	75	ホ [°] -トE コヱ	100	ホ [°] -トJ コヱ



J 1 MDR 102A0 - 5202JL

第2章 ジャンパ設定

この章では、AS - 5250を使用する場合に必ず行わなければならない設定について説明します。

2・1 ベースI/Oアドレスの設定

I/Oアドレスは、A0～A15までの16ビットもしくはA0～A9までの10ビットが有効です。A0～A3までの4ビットについては表2・1に示すようにカード上のポートを指定します。

A4～A9までの6ビットについてはジャンパポストP1の設定、A10～A15までの6ビットについてはジャンパポストP2の設定によりユーザが指定します。なお、PC-ATアーキテクチャでは予約となっているI/Oアドレスが多いので空きを選んで設定する必要があります。通常100H～16FHもしくは180H～1EFHの間を使用することを薦めます。

プラグ&プレイ機能には対応していませんので必ずジャンパによってアドレスを指定して下さい。

表2・1 ポートの割り当て

I/Oアドレス	ポート
XXXXXXXX0000b	出力 ポートA
XXXXXXXX0001b	出力 ポートB
XXXXXXXX0010b	出力 ポートC
XXXXXXXX0011b	出力 ポートD
XXXXXXXX0100b	出力 ポートE
XXXXXXXX0101b	出力 ポートF
XXXXXXXX0110b	出力 ポートG
XXXXXXXX0111b	出力 ポートH
XXXXXXXX1000b	出力 ポートI
XXXXXXXX1001b	出力 ポートJ

ジャンパポスト P 1 の設定

1	12	address bit 4	(接続するとこのビットが 0 で選択)
2	11	address bit 5	(")
3	10	address bit 6	(")
4	9	address bit 7	(")
5	8	address bit 8	(")
6	7	address bit 9	(")

ジャンパポスト P 2 の設定

1	14	address bit 10	(接続するとこのビットが 0 で選択)
2	13	address bit 11	(")
3	12	address bit 12	(")
4	11	address bit 13	(")
5	10	address bit 14	(")
6	9	address bit 15	(")
7	8	16 ビットアドレス選択	(接続で 16 ビット指定 / 無接続で 10 ビットアドレス指定)

たとえば、10 ビットアドレス指定で 180 H 番地をボードアドレスとするには、P 1 の 6 - 7、3 - 10、2 - 11、1 - 12 をジャンパ接続し、P 2 はすべて無接続とします。その場合、AS - 5250 は、180 H ~ 189 H を占有します。

2・2 データと入出力信号について

AS - 5250 の出力ポートに CPU からデータを書き込んだ場合、“1” を書き込んだビットは出力のフォトMOSリレーがオンとなり、“0” を書き込んだビットは出力のフォトMOSリレーがオフとなります。

入出ポートにはラッチ回路があり、一度書き込んだデータは電源が切れるか、リセットがかかるまで保持されます。ISAバスからのリセット信号が掛かるとラッチはクリアされ出力トランジスタはすべてオフ状態になります。

ラッチに書き込んだデータを CPU 側から読み出すことはできません。内容を記憶する必要がある場合は、ソフトウェアでメモリ上に控えを残しておいて下さい。

なお、フォトMOSリレーの動作にはオン時に最大3ms、オフ時に最大0.2msの遅延が発生します。外部回路とのタイミング合わせが必要なアプリケーションでは注意して下さい。

フォトMOSリレーは、双方向性を持っており定格以内であれば直流、交流のいずれの回路もオン/オフすることが可能です。交流をオン/オフする場合は、電圧、電流の最大値が定格値を超えることが無いよう注意して下さい。オン時の抵抗は2.5Ω最大でありオフ時のリーク電流は1μA以下ですのでアナログ信号の切り替えに使用することも可能です。

第3章 プログラム例

3・1 初期設定のプログラム

AS - 5250のポートは、出力専用となっており特に初期設定をする必要はありません。

3・2 データ出力プログラム例

AS - 5250の出力ポートにデータを書き込めば書き込んだ内容に応じて出力のフォトMOSリレーが、オン、オフします。“1”を書き込んだビットがオン、“0”を書き込んだビットがオフとなります。

プログラムは以下のような簡単なものです。必ず8ビット単位で書き込みを行ってください。16ビット出力命令を使用して2ポートを同時に書き込むことはできませんので注意してください。

; ALレジスタの内容を出力ポートAに書き込み

; ボードアドレス設定は、180Hとします。

;

output:

```
mov    dx,180h           ; 出力 port A アドレス指定
out    dx,al
```